

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ ВАСИЛЯ СТЕФАНІКА**



Факультет фізико-технічний

Кафедра комп'ютерної інженерії та електроніки

СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Дослідження і програмування цифрових систем на Verilog

Рівень вищої освіти: другий (магістерський)

Освітня програма: «Інженерія електронних систем»

**Спеціальність: G5 Електроніка, електронні комунікації, приладобудування
та радіотехніка**

Галузь знань: G Інженерія, виробництво та будівництво

**Затверджено на засіданні кафедри
комп'ютерної інженерії та електроніки
протокол № 5 від 10 грудня 2024р.**

м. Івано-Франківськ – 2024 р.

1. Загальна інформація	
Назва дисципліни	Дослідження і проектування цифрових систем на Verilog
Викладач	Голота Віктор Іванович
Контактний телефон викладача	(0342) 59-60-07
Е-mail викладача	victor.holota@pnu.edu.ua
Формат дисципліни	Очний
Обсяг дисципліни	3 кредити ЄКТС, 90 год.
Посилання на сайт дистанційного навчання	https://d-learn.pnu.edu.ua/
Консультації	Відповідно до графіку консультацій, який розміщений на інформаційному сайті кафедри комп'ютерної інженерії та електроніки
2. Анотація до навчальної дисципліни	
<p>Дисципліна «Дослідження і програмування цифрових систем на Verilog» належить до переліку вибіркових навчальних дисциплін за освітнім рівнем «магістр», що пропонуються в рамках циклу професійної та практичної підготовки студентів за освітньо-професійною програмою «Інженерія електронних систем».</p> <p>Предметом навчальної дисципліни є дослідження та проектування базових функціональних блоків цифрових систем на мові опису апаратури Verilog.</p>	
3. Мета та цілі навчальної дисципліни	
<p>Метою вивчення навчальної дисципліни є підготовка майбутнього фахівця в галузі електроніки, електронних комунікацій, приладобудування та радіотехніка відповідно до галузевого стандарту вищої освіти.</p> <p>У результаті вивчення навчальної дисципліни здобувач освіти повинен знати:</p> <p>лексичні елементи, оператори та команди мови Verilog; принципи структурного і функціонального моделювання цифрових схем; принципи побудови і моделювання комбінаційних схем; принципи побудови і моделювання послідовнісних схем; принципи побудови і моделювання автоматів Мура і Мілі.</p> <p>вміти:</p> <p>описувати фізичні зв'язки між блоками проекту, логічними вентилями; записувати поля з векторів і матриць; виконувати присвоєння у комбінаційній логіці; створювати екземпляри модулів і багатомодульні проекти; з'єднувати порти з використанням впорядкованих і іменованих параметрів; задавати затримки сигналів, контролювати події; будувати діаграми переходів, визначати кількість змінних, вибирати тип і кількість тригерів у автоматах Мура і Мілі; проектувати автомати з пам'яттю.</p>	
4. Програмні компетентності та результати навчання	

ЗК1. Здатність до абстрактного мислення, аналізу та синтезу.

ЗК2. Здатність спілкуватися державною мовою як усно, так і письмово.

ЗК4. Здатність до проведення досліджень на відповідному рівні.

СК3. Здатність до системного розв'язання задач розробки, аналізу, розрахунку, моделювання електронних компонентів, пристроїв і систем різного призначення.

СК4. Здатність використовувати інформаційні, комп'ютерні і мультимедійні технології, методи моделювання, інтелектуалізації, штучного інтелекту, експериментальні методи для дослідження та аналізу процесів в електронних компонентах, пристроях і системах.

СК5. Здатність забезпечувати ефективність та якість вимірювань в електронних компонентах, пристроях і системах.

СК7. Здатність до розв'язання задач обробки та відображення інформації в сучасних електронних пристроях і системах.

СК8. Здатність оцінювати проблемні ситуації у сфері розробки, конструювання, налагодження, функціонування та експлуатації електронних компонентів, пристроїв і систем, формулювати пропозиції щодо вирішення проблем.

СК9. Здатність враховувати в конструкторсько-технологічних, інженерних та науково-технічних рішеннях вимог щодо безпеки життєдіяльності, захисту інтелектуальної власності, енергоефективності та екологічності.

РН1. Реалізовувати проекти модернізації виробництва і технологій у сфері електроніки, впровадження новітніх інформаційних, комунікаційних та мультимедійних технологій.

РН5. Забезпечувати енергетичну та економічну ефективність розробок, виробництва та експлуатації електронної техніки.

РН8. Здійснювати та координувати розробку, підбір, використання та модернізацію необхідного обладнання, інструментів і методів при організації виробничого процесу з урахуванням технічних та технологічних можливостей, сучасних наукомістких методів, засобів та технічних рішень.

РН12. Узагальнювати сучасні наукові знання в галузі електроніки та застосовувати їх для розв'язання складних науково-технічних задач, доведення отриманих рішень до рівня конкурентоспроможних розробок, втілення результатів у бізнес-проектах.

5. Організація навчання

Обсяг навчальної дисципліни

Вид заняття	Загальна кількість годин
лекції	14
практичні заняття	16
самостійна робота	60

Ознаки навчальної дисципліни

Семестр	Спеціальність	Курс (рік навчання)	Нормативний/ вибірковий

2	G5	1	вибірковий
Тематика навчальної дисципліни			
Тема	Кількість годин		
	лекції	практичні заняття	сам. роб
Тема 1. Лексичні елементи та типи мови Verilog. Основні поняття, лексичні елементи. Типи змінних і сигналів. Логічні значення і сили сигналів. Директиви компілятора. Фізичні зв'язки між блоками проекту, логічними вентилями.	2		4
Тема 2. Оператори і вирази. Команди виведення результатів. Знати оператори: бінарні, тернарні, відношень і рівності, зчеплення, пріоритетів, процедурні, циклів. Знати вбудовані команди для виведення результатів. Вміти записувати поля з векторів і матриць, виконувати присвоєння у комбінаційній логіці, задавати поточний час моделювання і виводити результати.	2	2	8
Тема 3. Структурне моделювання. Знати 4-значну логіку роботи вбудованих вентилів і буферів, структуру модуля і ієрархію модулів, типи портів. Вміти створювати багатомодульні проекти, екземпляри модулів, з'єднувати порти з використанням впорядкованих і іменованих параметрів.	2	2	8
Тема 4. Процедурне моделювання. Знати оператори для роботи з подіями, процедури та процедурні блоки, затримки сигналів, типи процедурних призначень. Вміти задавати затримки сигналів, контролювати події, застосовувати блоки begin...end, fork...join, вміти застосовувати блокуючі та неблокуючі призначення.	2	2	8
Тема 5. Комбінаційні схеми. Знати оператор умови ?:, вирази if-else case, цикли for, конструкцію generate, призначення, виклик і використання завдань, автоматичні завдання, локальні і статичні дані, призначення, виклик і використання завдань. Вміти застосовувати оператори умов і циклів, звичайні і автоматичні функції, завдання для описання комбінаційних схем,	2	2	8

Тема 6. Синхронні послідовнісні схеми Мура. Знати структуру і послідовність проектування послідовнісної схеми Мура. Вміти будувати діаграму переходів, визначати кількість змінних, вибирати тип тригерів.	2	4	12
Тема 7. Синхронні послідовнісні схеми Мілі. Знати структуру і послідовність проектування послідовнісної схеми Мілі. Вміти будувати діаграму переходів, визначати кількість змінних, вибирати тип і кількість тригерів.	2	4	12
ЗАГ.:	14	16	60

6. Система оцінювання навчальної дисципліни

Загальна система оцінювання навчальної дисципліни	<p>Поточний контроль проводиться на всіх видах аудиторних занять. Поточний контроль може проводитись у формі усного опитування або письмового експрес-контролю на практичних заняттях та лекціях, у формі виступів здобувачів вищої освіти при обговоренні питань на семінарських заняттях, у формі комп'ютерного тестування тощо. Результати поточного контролю є основною інформацією при проведенні заліку і враховуються при визначенні підсумкової оцінки з відповідної навчальної дисципліни.</p> <p>Модульний контроль (сума балів за окремий змістовий модуль) проводиться (виставляється) на підставі оцінювання результатів знань студентів після вивчення матеріалу з логічно завершеної частини дисципліни – змістового модуля. Передбачено два змістовних модулі, кожен з яких завершується підсумковим тестуванням. Завданням модульного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вміння вирішувати конкретні ситуативні задачі, самостійно опрацювати тексти, здатності осмислювати зміст даної частини дисципліни, уміння публічно чи письмово подати певний матеріал.</p> <p>Залік – форма підсумкового контролю, що полягає в оцінюванні засвоєння здобувачем освіти навчального матеріалу з певної навчальної дисципліни, і складається зі зданих залікових змістових модулів, виконаних тестових завдань, ситуаційних робіт, опрацювання завдань робочих зошитів, тематичних рефератів, лабораторних робіт тощо, передбачених силабусом.</p> <p>Семестровий контроль у формі заліку передбачає, що підсумкова оцінка (у стобальній шкалі) з навчальної дисципліни визначається як сума оцінок за поточний контроль знань. Порядок та система оцінювання передбачається у силабусах дисципліни.</p>
---	---

	<p>Максимальна оцінка – 100 балів. Оцінювання здійснюється за національною та ECTS шкалами оцінювання на основі 100-бальної системи. (Див.: пункт „8.3. Види контролю” Положення про організацію освітнього процесу та розробку основних документів з організації освітнього процесу в Прикарпатському національному університеті ім. Василя Стефаника (https://nmv.pnu.edu.ua/нормативні документи/polozhenja/)).</p>
Вимоги до письмових робіт	<p>Підсумкова робота може виконуватися у формі письмової роботи, яка містить теоретичні та/або практичні завдання і передбачає усний захист. Підсумкова робота може виконуватися у формі тестових завдань з вибором правильної відповіді</p>
Практичні заняття	<p>На практичних заняттях оцінюється: володіння основними поняттями і законами відповідної теми; участь у виконанні завдань, вміння самостійно розв’язувати завдання відповідної теми.</p> <p>Дисципліна включає 6 практичних робіт, які передбачають самопідготовку, виконання роботи на занятті, написання звіту та усний захист. При оцінюванні дисципліни враховуються бали набрані при поточному контролі. Оцінка за кожну роботу виставляється як середнє арифметичне трьох оцінок: оцінки за підготовку, виконання практичної роботи та захист (усна відповідь).</p>
Умови допуску до підсумкового контролю	<p>Виконання усіх запланованих програмою дисципліни форм навчальної роботи, які підлягають контрольному оцінюванню.</p> <p>Мінімальна кількість балів для позитивного зарахування курсу – 50 балів.</p>
Підсумковий контроль	<p>Форма контролю: залік.</p> <p>Загальні 100 балів включають:</p> <p>поточний контроль:</p> <p>захист практичних робіт: максимально 90 балів;</p> <p>підсумковий контроль у вигляді тестів: максимально 10 балів;</p> <p>додаткові бали за виконання студентських наукових робіт (наукові доповіді, тези, статті тощо): максимально 30 балів.</p>
7. Політика навчальної дисципліни	
<p>Жодні форми порушення академічної доброчесності не толеруються. Академічна доброчесність регулюється нормативною базою університету https://pnu.edu.ua/polozhennia-pro-zapobihannia-plahiatu/ та законодавством України.</p>	
8. Рекомендована література	

Базова

1. Методичні вказівки до виконання самостійної роботи з дисципліни «Програмовані логічні інтегральні схеми» для студентів спеціальності 171 – «Електроніка» / Уклад. Б. П. Книш. – Вінниця : ВНТУ, 2019. – 16 с/
2. Мова опису апаратури Verilog: [Електронний ресурс]: навч. посіб. для студ. спеціальності 172 «Телекомунікації та радіотехніка», спеціалізації «Інформаційно-обчислювальні засоби електронних систем» / КПІ ім. Ігоря Сікорського ; уклад.: О. І. Антонюк, Д. Ю. Лебедев. – Електронні текстові данні (1 файл, 2,657Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2018. – 59 с.
3. Кофанов В. Л., Осадчук О. В., Гаврілов Д. В. Проектування цифрових пристроїв на основі САПР Quartus II. Практикум / Кофанов В. Л., Осадчук О. В., Гаврілов Д. В. – Вінниця, ВНТУ, 2009. – 164 с.
4. Рябенський В. М. VERILOG. Практика проектування цифрових пристроїв на ПЛІС : навч. посібник / В. М. Рябенський, О. О. Ушкаренко. – Миколаїв : Іліон, 2007. – 324 с'

Допоміжна

5. Stephen Brown, Zvonko Vranesic. Digital Logic with Verilog Design. McGraw-Hill, 2014. – 847 p.
6. Дональд Томас, Філіп Мурбі. The Verilog® Hardware Description Language. Springer, 2008. – 386 p.
7. Michael D. Ciletti. Advances digital design with Verilog HDL. Printice-Hall, 2003. – 1014 p.

**Викладач:
Голота В.І.**