

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ ВАСИЛЯ СТЕФАНИКА**

Фізико-технічний факультет
Кафедра комп'ютерної інженерії та електроніки

**СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ
ТЕХНОЛОГІЇ ПРОЕКТУВАННЯ КОМП'ЮТЕРНИХ СИСТЕМ**

Освітня програма Комп'ютерна інженерія
Галузь знань 12 Інформаційні технології
Спеціальність 123 Комп'ютерна інженерія

Затверджено на засіданні кафедри
Протокол № 1 від 30 серпня 2023 р.

ЗМІСТ

1. Загальна інформація
2. Анотація до курсу
3. Мета та цілі курсу
4. Компетентності
5. Результати навчання
6. Організація навчання курсу
7. Система оцінювання курсу
8. Політика курсу
9. Рекомендована література

1. Загальна інформація	
Назва дисципліни	Технології проектування комп'ютерних систем
Рівень вищої освіти	Перший рівень вищої освіти
Викладач (-і)	доцент, кандидат технічних наук Грига Володимир Михайлович
Контактний телефон викладача	0342596007
E-mail викладача	volodymyr.gryga@pnu.edu.ua
Формат дисципліни	Двосеместровий
Обсяг дисципліни	6 кредитів
Посилання на сайт дистанційного навчання	https://d-learn.pnu.edu.ua/
Консультації	відповідно до графіку індивідуальних консультацій, який розміщений на інформаційному стенді кафедри комп'ютерної інженерії та електроніки
2. Анотація до курсу	
<p>Дисципліна «Технології проектування комп'ютерних систем» належить до переліку обов'язкових дисциплін за освітнім рівнем «бакалавр», що пропонуються в рамках циклу професійної та практичної підготовки студентів за освітньо-професійною програмою «Комп'ютерна інженерія». Вона забезпечує формування у студентів науково-дослідницьких і професійно-орієнтованих компетенцій. Предметом вивчення навчальної дисципліни є ознайомлення із основними технологіями виготовлення інтегральних схем, засвоєння основних методів та засобів високорівневого проектування цифрових пристроїв на базі ПЛІС з використанням мов опису апаратних засобів та сучасних систем автоматизованого проектування для розв'язування поставлених задач в галузі.</p> <p>Силабус навчальної дисципліни «Технології проектування комп'ютерних систем» складений відповідно до освітньо-професійної програми «Комп'ютерна інженерія» підготовки бакалаврів спеціальності 123 «Комп'ютерна інженерія».</p>	
3. Мета та цілі курсу	
<p>Мета: вивчення студентами основних методів високорівневого проектування комп'ютерних систем з використанням мов опису апаратних засобів із застосуванням автоматизованих систем проектування провідних фірм та сучасної елементної бази, засвоєння етапів симуляції, імплементації, синтезу, тестування і налагодження проектів для розв'язування спеціалізованих задач в галузі комп'ютерної інженерії та створення готових компонент комп'ютерних систем.</p> <p>У результаті вивчення навчальної дисципліни студент повинен</p> <p>знати:</p> <ul style="list-style-type: none"> - історію розвитку класичних та сучасних методів проектування комп'ютерних систем; - технології виготовлення сучасних цифрових інтегральних схем; - технології та засоби проектування комп'ютерних систем та їх моделей на регістровому та системному рівнях; - технології та засоби проектування комп'ютерних «систем на кристалі» (SoC); - основні етапи проектування цифрових пристроїв на базі ПЛІС; - програмовну елементну базу ПЛІС та ПЛМ; - послідовність основних етапів виконання VHDL-проектів на ПЛІС; - склад та призначення soft-процесорів провідних фірм виробників; - особливості використання накристалальних шин сучасних «систем на кристалі». <p>вміти:</p>	

- застосовувати фундаментальні основи та принципи високорівневого проектування цифрових пристроїв;
- використовувати сучасні системи автоматизованого проектування цифрових пристроїв на рівні регістрових передач;
- використовувати сучасні системи автоматизованого проектування цифрових пристроїв на системному рівні;
- виконувати поведінковий та структурний опис цифрових схем і пристроїв на мові опису апаратних засобів VHDL;
- виконувати функціональне та часове моделювання цифрових пристроїв;
- виконувати імплементацію та синтез програмних моделей цифрових пристроїв на ПЛІС;
- генерувати програмні моделі цифрових пристроїв в автоматичному режимі;
- виконувати програмування розроблених проєктів на ПЛІС сімейства Artix7 фірми Xilinx на базі макетної плати Nexys 4DDR.

4. Компетентності

Загальні компетентності

- ЗК2. Здатність вчитися і оволодівати сучасними знаннями.
- ЗК3. Здатність застосовувати знання у практичних ситуаціях.

Спеціальні (фахові) компетентності

- P5. Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.
- P6. Здатність проектувати, впроваджувати та обслуговувати комп'ютерні системи та мережі різного виду та призначення.
- P8. Готовність брати участь у роботах з впровадження комп'ютерних систем та мереж, введення їх до експлуатації на об'єктах різного призначення.
- P14. Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію.

5. Результати навчання

- N2. Мати навички проведення експериментів, збирання даних та моделювання в комп'ютерних системах.
- N3. Знати новітні технології в галузі комп'ютерної інженерії.
- N6. Вміти застосовувати знання для ідентифікації, формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.
- N9. Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності.
- N13. Вміти ідентифікувати, класифікувати та описувати роботу комп'ютерних систем та їх компонентів.

6. Організація навчання курсу

Обсяг курсу

Вид заняття	Загальна кількість годин
лекції	28
семінарські заняття / практичні / <u>лабораторні</u>	42
самостійна робота	110

Ознаки курсу

Семестр	Спеціальність	Курс (рік навчання)	Нормативний / вибірковий
V, VI	123 Комп'ютерна	3	нормативний

	інженерія				
Тематика курсу					
Тема, план	Форма заняття	Література	Кількість годин	Вага оцінки	Термін виконання
V-семестр					
Змістовий модуль 1. Розвиток технологій проектування КС. Класифікація методів проектування КС.					
Тема 1. Розвиток технологій проектування комп'ютерних систем. Аналіз традиційних та сучасних методів проектування КС. Оперування різними рівнями опису КС.	лекція	1,2,4,7	2	3	Згідно розкладу
Тема 2. Класифікація мов опису апаратних засобів. Основні особливості мов опису цифрових пристроїв VHDL та Verilog.	лекція	1,2,4-8	2	3	Згідно розкладу
Тема 3. Основні принципи логічного моделювання та синтезу проектів за допомогою мов опису апаратних засобів. Тестові стенди. Системи автоматизованого проектування КС.	лекція	1,2,4-7	2	4	Згідно розкладу
Модульний контроль 1			6	10	
Змістовий модуль 2. Технології і засоби проектування комп'ютерних пристроїв на базі ПЛІС.					
Тема 4. Класифікація цифрових інтегральних схем та ПЛІС. Типи програмованих логічних пристроїв та їх структури.	лекція	1-4,7-12	2	3	Згідно розкладу
Тема 5. Огляд ПЛІС провідних фірм-виробників їх структури та характеристики.	лекція	1-6,13,14	2	4	Згідно розкладу
Тема 6. Технології проектування "систем на кристалі". Soft-ядра та Hard-ядра програмованих систем на кристалі.	лекція	1-8,17	2	4	Згідно розкладу
Тема 7. Методологія проектування засобами SystemC. Основи бібліотеки SystemC. Приклади проектів.	лекція	1-7,18	2	4	Згідно розкладу
Модульний контроль 2			8	15	Згідно розкладу
Лабораторні роботи					
Тема 1. Проектування та	Лаб.	1-7,10	2	6	Згідно розкладу

моделювання базової структури спеціалізованого перемножувача на константу.	робота				
Тема 2. Проектування та моделювання оптимізованої структури спеціалізованого перемножувача на константу.	Лаб. робота	1-7,10	2	6	Згідно розкладу
Тема 3. Проектування та моделювання конвеєрної структури спеціалізованого перемножувача на константу.	Лаб. робота	1-7,11	4	6	Згідно розкладу
Тема 4. Проектування та моделювання рекурсивної структури спеціалізованого перемножувача на константу.	Лаб. робота	1,4,7	4	6	Згідно розкладу
Тема 5. Синтез розроблених структур спеціалізованого перемножувача на задану константу на ПЛІС.	Лаб. робота	1-7,12	2	6	Згідно розкладу
Тема 6. Бібліотека System C. Реалізація та моделювання роботи D-тригерів засобами бібліотеки System C.	Лаб. робота	1-7,10	2	5	Згідно розкладу
Тема 7. Реалізація та моделювання роботи багаторозрядного суматора засобами System C.	Лаб. робота	1-7,15	2	5	Згідно розкладу
Тема 8. Реалізація та моделювання роботи двійкових лічильників засобами System C.	Лаб. робота	1-7,16	2	5	Згідно розкладу
Тема 9. Технології автоматичної генерації, компіляції та моделювання програмних моделей цифрових пристроїв засобами Active-HDL фірми Aldec.	Лаб. робота	11-7,13	2	5	Згідно розкладу
Контроль лабораторних робіт			22	50	
Самостійна робота студентів					
Тема 1. Основні переваги традиційних методів проектування КС та їх недоліки. Розвиток автоматизованих систем проектування та їх переваги.	Само- стійна робота	5-12	8	2	Впродовж семестру
Тема 2. Поведінковий та	Само-	1-7		2	Впродовж

структурний опис комп'ютерних систем. Способи HDL-опису простих модулів. Інтерфейси, декларування сигналів, оператори та типи даних мови VHDL.	стійна робота		8		семестру
Тема 3. Стратегія функціональної верифікації проєктів. Компоненти тестуючої програми та її структурний опис. Відлагодження тестуючих проєктів. Процес автоматизації тестуючих програм.	Само-стійна робота	2-8	8	2	Впродовж семестру
Тема 4. Класифікація ПЛІС за архітектурними принципами. Функціональні блоки і системи комутації CPLD та FPGA.	Само-стійна робота	2,4,9	8	2	Впродовж семестру
Тема 5. Мікросхеми фірм Altera(Intel), Xilinx, Actel, QuickLogic, Lattice Semiconductor. Блочні системи на програмованих кристалах. Мікросхеми ASIC.	Само-стійна робота	2,6,11	8	2	Впродовж семестру
Тема 6. Soft-ядра процесорів Nios різних модифікацій компанії Altera(Intel). Soft-ядра процесорів MicroBlaze і RicoBlaze компанії Xilinx. Процесорні ядра ARM (фірми ARM Holdings), Power PC (фірми IBM), MIPS (фірми MIPS Technology), M8C (фірми Cypress Microsystems)	Само-стійна робота	6-9	8	2	Впродовж семестру
Тема 7. Генератори тестів в System C. Реалізація дослідницького стенду, деталізація симуляції проєктів та отримання часових діаграм. Ієрархічні канали.	Само-стійна робота	4-9	8	2	Впродовж семестру
Контроль самостійної роботи			56	25	Згідно розкладу
Підсумковий контроль (залік)				100	
VI-семестр					
Змістовий модуль 1. Технології та засоби високорівневого проєктування комп'ютерних систем провідних компаній виробників мікроелектронної продукції					

Тема 1. Технології та засоби проектування програмних моделей процесорів на рівні міжрегістрових передач. Послідовність етапів проектування на ПЛІС. Програмова елементна база ПЛІС та ПЛМ.	лекція	1-8,13	2	2	Згідно розкладу
Тема 2. Технології та засоби проектування комп'ютерних систем на кристалі. Послідовність етапів проектування КС на кристалі.	лекція	1-7,15	2	2	Згідно розкладу
Тема 3. Засоби генерування програмних моделей обчислювальних пристроїв фірм Aldec, Xilinx та Altera (Intel). Тестування генераторів програмних моделей процесорів.	лекція	1-5,17	2	2	Згідно розкладу
Тема 4. Методи та засоби автоматизованого високорівневого проектування програмних моделей процесорів на системному рівні.	лекція	1-6,18	2	2	Згідно розкладу
Тема 5. Технології та засоби проектування компаній Celoxica, Impulse Accelerated Technologies, Nallatech та Synfora.	лекція	1-6,18	2	2	Згідно розкладу
Тема 6. Технології та засоби проектування програмних моделей процесорів шляхом переведення високорівневого опису алгоритму в логічні вентилі ПЛІС.	лекція	1-6,18	2	2	Згідно розкладу
Тема 7. Реконфігуровані та самоконфігуровані прискорювачі обчислень в комп'ютерних системах.	лекція	1,4,9-14	2	2	Згідно розкладу
Модульний контроль 1			14	25	Згідно розкладу
Лабораторні роботи					
Тема 1. Технології та засоби моделювання компонентів комп'ютерних систем засобами ModelSim фірми Mentor Graphics.	Лаб. робота	1-7,17	2	7	Згідно розкладу
Тема 2. Технології створення простих проектів в	Лаб.	1,4,18	2	7	Згідно розкладу

середовищі розробки програмовних логічних пристроїв Quartus II фірми Altera (Intel).	робота				
Тема 3. Технології розробки програмовних “систем на кристалі” засобами PSoC Designer фірми Cypress Semiconductor.	Лаб. робота	1-7,17	4	7	Згідно розкладу
Тема 4. Реалізація та дослідження перетворювача двійково-десяткових чисел в код семисегментних індикаторів на ПЛІС сімейства Artix7 з використанням САПР Vivado.	Лаб. робота	1-7,10	4	8	Згідно розкладу
Тема 5. Реалізація та дослідження суматорів з прискореним переносом на ПЛІС сімейства Artix7 з використанням САПР Vivado.	Лаб. робота	1,4,14	2	7	Згідно розкладу
Тема 6. Реалізація та дослідження шифраторів, дешифраторів та пам’яті на ПЛІС сімейства Artix7 з використанням САПР Vivado.	Лаб. робота	1-7,10	4	7	Згідно розкладу
Тема 7. Реалізація та дослідження тригерів та регістрів на ПЛІС сімейства Artix7 з використанням САПР Vivado.	Лаб. робота	1-7,10	2	7	Згідно розкладу
Контроль лабораторних робіт			20	50	
Самостійна робота студентів					
Тема 1. Часова симуляція компонентів комп’ютерних систем на рівні міжрегістрових передач. Операції виконання імплементації проекту засобами САПР. Процес генерації бінарної конфігурації файлів для програмування ПЛІС. Генерація результируючих звітів.	Самостійна робота	5,7,9,18	8	2	Впродовж семестру
Тема 2. Проектування і функціональна верифікація. Архітектурне планування	Самостійна робота	5,7,18	7	2	Впродовж семестру

кристалу. Логічний синтез і проектування фізичного прототипу.					
Тема 3. Проектування і функціональна верифікація. Архітектурне планування кристалу. Логічний синтез і проектування фізичного прототипу.	Само- стійна робота	5,7,18	7	2	Впродовж семестру
Тема 4. Методи та засоби генерування програмних моделей процесорів з використанням бібліотек. Бібліотека програмних моделей процесорних компонент.	Само- стійна робота	4,5,7,16	8	2	Впродовж семестру
Тема 5. Методи тестування і відлагодження спеціалізованих процесорів в ПЛІС реконфігуровного прискорювача.	Само- стійна робота	1-7,18	8	2	Впродовж семестру
Тема 6. Технології та засоби проектування CHiMPS фірми Xilinx та Хамелеон фірми Інtron.	Само- стійна робота	2-9,14	8	2	Впродовж семестру
Тема 7. Реалізація та використання методу самоконфігурування у високопродуктивних обчислювальних системах та його основні особливості.	Само- стійна робота	4-12,18	8	2	Впродовж семестру
Контроль самостійної роботи			54	25	Згідно розкладу
Підсумковий контроль (залік)				100	
7. Система оцінювання курсу					
Загальна система оцінювання курсу	<p><i>Поточний контроль</i> здійснюється під час проведення лекційних, лабораторних, індивідуальних занять і має на меті перевірку знань студентів з окремих тем навчальної дисципліни та рівня їх підготовленості до виконання конкретної роботи. Оцінки у національній шкалі («відмінно» - 5, «добре» - 4, «задовільно» - 3, «незадовільно» - 2), отримані студентами, виставляються у журналах обліку відвідування та успішності академічної групи.</p> <p><i>Модульний контроль</i> (сума балів за окремий змістовий модуль) проводиться (виставляється) на підставі оцінювання результатів знань студентів після вивчення матеріалу з логічно завершеної частини дисципліни – змістового модуля.</p> <p>Завданням модульного контролю є перевірка розуміння та засвоєння певного матеріалу (теми), вироблення навичок проведення розрахункових робіт, вміння вирішувати конкретні ситуативні задачі, самостійно опрацьовувати тексти, здатності осмислювати зміст даної частини дисципліни, уміння публічно чи письмово подати певний матеріал.</p>				

	<p><i>Семестровий (підсумковий) контроль</i> проводиться у формі екзамену.</p> <p><i>Екзамен</i> – форма підсумкового контролю, яка передбачає перевірку розуміння студентом теоретичного та практичного програмного матеріалу з усієї дисципліни, здатності творчо використовувати здобуті знання та вміння, формувати власне ставлення до певної проблеми тощо.</p> <table border="1" data-bbox="528 409 1481 1196"> <thead> <tr> <th data-bbox="528 409 667 658">Сума балів за всі види навчальної діяльності</th> <th data-bbox="667 409 903 658">Оцінка ECTS</th> <th colspan="2" data-bbox="903 409 1481 468">Оцінка за національною шкалою</th> </tr> <tr> <td></td> <td></td> <th data-bbox="903 468 1219 658">для екзамену, курсового проекту (роботи), практики</th> <th data-bbox="1219 468 1481 658">для заліку</th> </tr> </thead> <tbody> <tr> <td data-bbox="528 658 667 725">90 – 100</td> <td data-bbox="667 658 903 725">A</td> <td data-bbox="903 658 1219 725">відмінно</td> <td data-bbox="1219 658 1481 875" rowspan="5">зараховано</td> </tr> <tr> <td data-bbox="528 725 667 761">80 – 89</td> <td data-bbox="667 725 903 761">B</td> <td data-bbox="903 725 1219 761">добре</td> </tr> <tr> <td data-bbox="528 761 667 797">70 – 79</td> <td data-bbox="667 761 903 797">C</td> <td data-bbox="903 761 1219 797"></td> </tr> <tr> <td data-bbox="528 797 667 833">60 – 69</td> <td data-bbox="667 797 903 833">D</td> <td data-bbox="903 797 1219 833"></td> </tr> <tr> <td data-bbox="528 833 667 875">50 – 59</td> <td data-bbox="667 833 903 875">E</td> <td data-bbox="903 833 1219 875">задовільно</td> </tr> <tr> <td data-bbox="528 875 667 1019">26 – 49</td> <td data-bbox="667 875 903 1019">FX</td> <td data-bbox="903 875 1219 1019">незадовільно з можливістю повторного складання</td> <td data-bbox="1219 875 1481 1019">не зараховано з можливістю повторного складання</td> </tr> <tr> <td data-bbox="528 1019 667 1196">0-25</td> <td data-bbox="667 1019 903 1196">F</td> <td data-bbox="903 1019 1219 1196">незадовільно з обов'язковим повторним вивченням дисципліни</td> <td data-bbox="1219 1019 1481 1196">не зараховано з обов'язковим повторним вивченням дисципліни</td> </tr> </tbody> </table>	Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою				для екзамену, курсового проекту (роботи), практики	для заліку	90 – 100	A	відмінно	зараховано	80 – 89	B	добре	70 – 79	C		60 – 69	D		50 – 59	E	задовільно	26 – 49	FX	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання	0-25	F	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни
Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою																															
		для екзамену, курсового проекту (роботи), практики	для заліку																														
90 – 100	A	відмінно	зараховано																														
80 – 89	B	добре																															
70 – 79	C																																
60 – 69	D																																
50 – 59	E	задовільно																															
26 – 49	FX	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання																														
0-25	F	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни																														
Вимоги до письмової роботи	Підсумкова письмова робота виконується у формі тестових завдань з вибором правильної відповіді. Кількість тестових завдань – 25.																																
Лабораторні заняття	До початку лабораторної роботи студент має отримати допуск на основі усної співбесіди з викладачем. На лабораторній роботі кожний студент отримує варіант завдання до виконання на занятті і домашнього завдання для самостійної роботи. Після завершення роботи студент захищає поточне завдання і домашні завдання попередніх лабораторних робіт оформленні як звіти.																																
Умови допуску до підсумкового контролю	<p>Студент допускається до складання заліку, якщо впродовж семестру він за змістові модулі набрав сумарно 25 балів і вище.</p> <p>Студент не допускається до складання заліку, якщо впродовж семестру він за змістові модулі набрав менше 25 балів. У цьому випадку студенту у відомості робиться запис "<i>не допущений</i>" і виставляється набрана кількість балів. Допускається, як виняток, з дозволу декана факультету за заявою, погодженою з відповідною кафедрою, одноразове виконання студентом додаткових видів робіт з навчальної дисципліни (відпрацювання пропущених занять, перескладання змістових модулів, виконання індивідуальних завдань тощо) для підвищення оцінок за змістові модулі.</p> <p>Напередодні екзамену викладач подає доповідну декану про не допуск студентів академічної групи (груп). Відмітка про не допуск у відомості робиться при наявності розпорядження декана.</p>																																
8. Політика курсу																																	

Студент зобов'язаний відвідувати заняття відповідно до встановленого розкладу, не запізнюватися, мати відповідний зовнішній вигляд. У разі відсутності через хворобу надається відповідна довідка.

Пропущена лекція відпрацьовується студентом самостійно, як короткий конспект за темою заняття.

Пропущена лабораторна робота виконується студентом самостійно вдома або в комп'ютерному класі, результати оцінюються викладачем.

У випадку, коли студент приймав участь у програмі мобільності, можливе врахування отриманих оцінок в іншому навчальному закладі за умови відповідності навчальних планів.

Можливе зарахування результатів неформальної освіти згідно з Положенням про порядок зарахування результатів неформальної освіти у Прикарпатському національному університеті імені Василя Стефаника.

Політика академічної поведінки і етики

Студент повинен бути толерантним і поважати думку інших.

Заперечення повинні формулюватися тільки в коректній формі.

Плагіат та академічна недобросовісність несумісні з принципами діяльності ЗВО.

Не допускається підказування та списування під час здачі будь-яких робіт поточного, рубіжного чи підсумкового контролю.

Не допускається користування телефонами та будь-якими іншими електронними засобами під час здачі будь-яких робіт поточного, рубіжного, чи підсумкового контролю.

9. Рекомендована література

Базова

1. Б.Г. Масловський В.І. Дровозов О.В. Коба Технології проектування комп'ютерних систем/ Видавництво НАУ, 2015. - 500 с.
2. А.О. Мельник, В.А. Мельник Персональні суперкомп'ютери: архітектура, проектування, застосування: монографія. – Львів: Видавництво Львівської політехніки, 2013. – 516 с.
3. Грига В. М. Застосування просторово-часових графів для синтезу спеціалізованих перемножувачів / Р.Б. Дунець, В. М. Грига // Науково-технічний журнал “Радіoeлектронні і комп'ютерні системи” – Харків: Національний аерокосмічний університет ім. М.Є. Жуковського “Харківський авіаційний інститут”, 2008. – №7(34) – С. 113–118.
4. Грига В. М. Методи побудови рекурсивних пристроїв сортування на основі просторово-часових графів / В. М. Грига // Науково-технічний журнал “Радіoeлектронні і комп'ютерні системи” – Харків: Національний аерокосмічний університет ім. М.Є. Жуковського “Харківський авіаційний інститут”, 2009. – №6(40) – С. 209–212.
5. Грига В. Спеціалізований перемножувач на декілька констант / В. Грига // Матеріали 4-ї міжнародної конференції молодих вчених “Комп'ютерні науки та інженерія”. – Львів: Національний університет “Львівська політехніка”, 2010. – С. 180-181.
6. Грига В. Особливості побудови багатотактових операційних пристроїв / В. Грига // Матеріали 5-ї міжнародної конференції “Сучасні комп'ютерні системи та мережі: Розробка та використання” – Львів: Національний університет “Львівська політехніка”, 2011. - С. 243-244.
7. Грига В. Оцінка варіантів синтезу спеціалізованого перемножувача на константу на ПЛІС / В. М. Грига, І. Т. Когут, В. І. Голота, Л.В. Николаичук // Матеріали 7-ої міжнародної науково-практичної конференції “Фізико-технологічні проблеми

передавання, оброблення та зберігання інформації в інфокомунікаційних системах” – Чернівці, Україна, 2018. - С. 81-82.

8. Спеціалізовані комп’ютерні технології в інформатиці / Возна Н.Я., Круліковський Б.Б., Николайчук Я.М., Грига В.М., Піх В.Я., Гринчишин Т.М., Давлетова А.Я., Волинський О.М., Албанський І.І., Івасьєв С.І., Якименко І., Яцків В.В., та інші: Монографія / за загальною редакцією Я.М. Николайчука. – Тернопіль: “Бескиди”, 2017. – 913 с.
9. Y. Nykolaichuk, N. Vozna, A. Davletova, I. Pitukh, O. Zastavnyy, V. Hryha Microelectronics Structures of Arithmetic Logic Unit Components // Advanced Computer Information Technologies. International Conference. ACIT’2021. – Deggendorf, Germany, September 2021. – P. 682-685..
10. V. Hryha, T. Benko, S.Melnychuk, L. Nykolaichuk, L.Hryha, O. Volynskiy Development and Modelling of Devices for Squaring Numbers on FPGA // Proceedings of the International Scientific Conference “Information Technologies and Computer Modelling” – Ivano-Frankivsk, Ukraine, may 2020. – P. 163-168.
11. S. Novosiadlyii, V. Mandzyuk, V. Hryha, A. Terletsky, T. Benko, V.Lukovkin Modified Pearson Model for High-Energy Multi-Charge Implantation and Impurity Activation for Sensor Microsystems// Electronics and nanotechnology. Proceedings of 40th International Conference. ELNANO’2020. – Kyiv, Ukraine, may 2020. – P. 315-318..
12. V. Gryga, Y. Nykolaichuk, L. Nykolaichuk, N. Vozna, H. Klym Structuring of Algorithms for Data sorting and New Principles of Their Parallelization // Advanced Computer Information Technologies. International Conference. ACIT 2019. – Ceske Budejovice, Czech Republic, 2019. – P. 205-208..
13. Круліковський Б.Б., Грига В. М., Давлетова А.Я., Николайчук Я. М. Швидкодійні багаторозрядні матричні перемножувачі // Матеріали міжнародної науково-практичної конференції “Інформаційні технології та комп’ютерне моделювання ” – Івано-Франківськ, Україна, 2019. – С. 221-224.
14. Gryga, Y. Nykolaichuk, A.Voronych, I. Pitukh, O. Volynskiy Spatial-Temporal Transformation of Sorting Algorithm With “Perfect Interleaving” // The Experience of Designing and Application of CAD Systems in Microelectronics. Proceedings of XVth International Conference. CADSM’2019. – Lviv-Poljana, Ukraine, 2019. – P. 81-85..

Допоміжна

15. Грига В.М., Гуменицький М.Б., Сачовський А.М., Рудик Р.Д. Автоматизований пристрій контролю якості повітря навколишнього середовища // Матеріали IV міжнародної науково-практичної конференції “Прикладні науково-технічні дослідження” – Івано-Франківськ, Україна, 2020. – С. 104-106.
16. В. Грига, Б. Бабій Система контролю доступу на основі RFID технологій // Матеріали V міжнародної науково-практичної конференції “Прикладні науково-технічні дослідження” – Івано-Франківськ, Україна, 2021. – С. 236-238.
17. Kalyaev A.V., Kalyaev I.A., Levin I.I. The Base Module of Multiprocessor System with Structural-Procedural Organization of Computing // Parallel Computing Technologies. 4-th Inter. Conf. PaCT-97. Yaroslavl, Russia. September, 1997, pp. 394-396.
18. Kalyaev A.V., Kalyaev I.A. STORC-Computer – a Multiprocessor Computer System with Structure Organized Calculation // Engineering Simulation Association. Vol. 10. Amsterdam, Netherland. Gordon and Breach Science Publishers, 1997. – P. 505-520.

Викладач



Грига В.М.